



注意：考試開始鈴(鐘)響前，不可以翻閱試題本

106 學年度科技校院四年制與專科學校二年制
統一入學測驗試題本

電機與電子群資電類

專業科目(二)：數位邏輯、數位邏輯實習、
電子學實習、計算機概論

【注 意 事 項】

- 1.請核對考試科目與報考群(類)別是否相符。
- 2.請檢查答案卡(卷)、座位及准考證三者之號碼是否完全相同，如有不符，請監試人員查明處理。
- 3.本試卷分四部份，共 40 題，共 100 分，答對給分，答錯不倒扣。試卷最後一題後面有備註【以下空白】。
第一部份(第 1 至 10 題，每題 2.5 分，共 25 分)
第二部份(第 11 至 20 題，每題 2.5 分，共 25 分)
第三部份(第 21 至 30 題，每題 2.5 分，共 25 分)
第四部份(第 31 至 40 題，每題 2.5 分，共 25 分)
- 4.本試卷均為單一選擇題，每題都有 (A)、(B)、(C)、(D) 四個選項，請選一個最適當答案，在答案卡同一題號對應方格內，用 **2B** 鉛筆塗滿方格，但不超出格外。
- 5.有關數值計算的題目，以最接近的答案為準。
- 6.本試卷空白處或背面，可做草稿使用。
- 7.請在試卷首頁准考證號碼之方格內，填上自己的准考證號碼，考完後將「答案卡(卷)」及「試題」一併繳回。

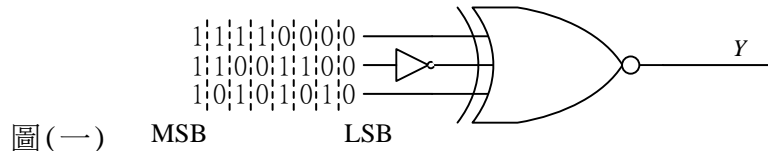
准考證號碼：

考試開始鈴(鐘)響時，請先填寫准考證號碼，再翻閱試題本作答。

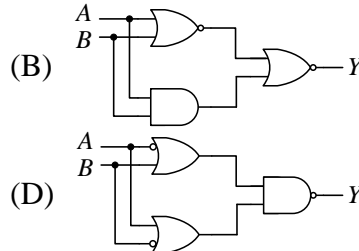
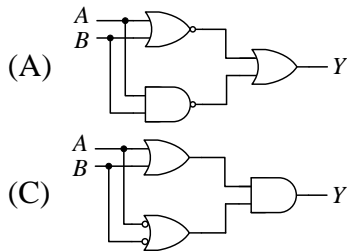
第一部份：數位邏輯(第 1 至 10 題，每題 2.5 分，共 25 分)

- 在數位信號脈波的上升緣中，從振幅的 10% 到振幅的 90% 之時間，稱之為？
(A) 脈波寬度 (B) 脈波週期 (C) 設定時間 (D) 上升時間
- 將十六進位數字 $5A.C_{(16)}$ 轉換為四進位數字，下列何者正確？
(A) $1011010.1100_{(4)}$ (B) $1122.3_{(4)}$ (C) $132.3_{(4)}$ (D) $90.75_{(4)}$
- 在圖(一)中，假設邏輯閘延遲時間為 0。若將左邊三個位元組資料由 LSB (最低有效位元) 到 MSB (最高有效位元) 依序輸入至邏輯電路之後，其輸出 Y 的位元組結果為何(最左位元為 MSB，最右位元為 LSB)？

- (A) 01101001
(B) 10010110
(C) 01010101
(D) 10101010



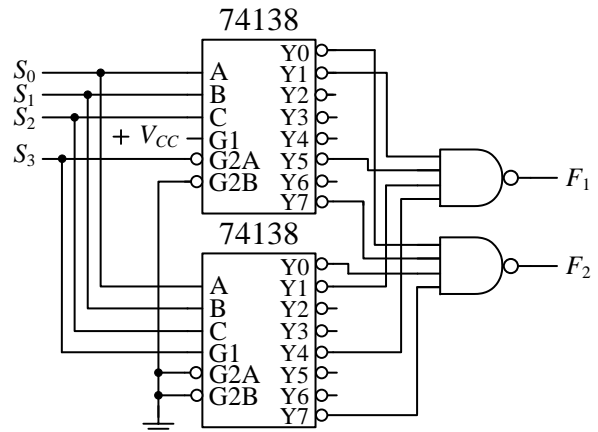
- 以下四個組合邏輯電路，何者的真值表與其他三者不同？



- 如圖(二)使用兩顆 74138 IC 來實現布林函數 $F_1(S_3, S_2, S_1, S_0)$ 與 $F_2(S_3, S_2, S_1, S_0)$ ，下列何者正確？

- (A) $F_1(S_3, S_2, S_1, S_0) = \sum(1,5,9,12)$ 且
 $F_2(S_3, S_2, S_1, S_0) = \sum(0,7,8,15)$
(B) $F_1(S_3, S_2, S_1, S_0) = \sum(0,7,8,15)$ 且
 $F_2(S_3, S_2, S_1, S_0) = \sum(1,5,9,12)$
(C) $F_1(S_3, S_2, S_1, S_0) = \sum(1,5,8,11)$ 且
 $F_2(S_3, S_2, S_1, S_0) = \sum(0,7,8,14)$
(D) $F_1(S_3, S_2, S_1, S_0) = \sum(2,3,4,6)$ 且
 $F_2(S_3, S_2, S_1, S_0) = \sum(2,3,5,6)$

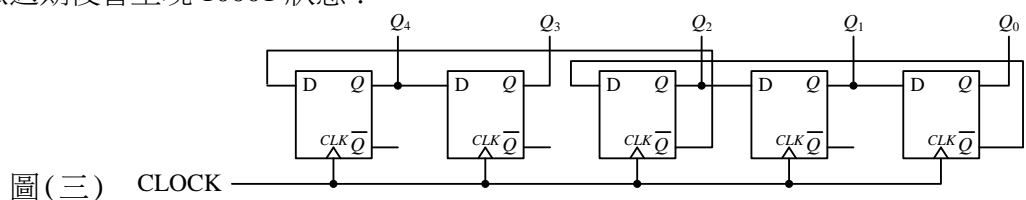
圖(二)



- 有一個邏輯電路可將頻率為 256 Hz 的輸入方波信號除頻為 1 Hz，其結構主要為使用 D 型正反器的“非同步計數器”，其中每個 D 型正反器的傳遞延遲時間為 10 ns，從整體電路反應時間來看，此除頻電路正常操作的最高工作頻率為何？
(A) 80 MHz (B) 12.5 MHz (C) 2.56 MHz (D) 0.390625 MHz

- 如圖(三)電路圖中，若電路狀態的呈現以 $Q_4 Q_3 Q_2 Q_1 Q_0$ 表示，請問何種初始狀態下，電路經過 7 個時脈週期後會呈現 10001 狀態？

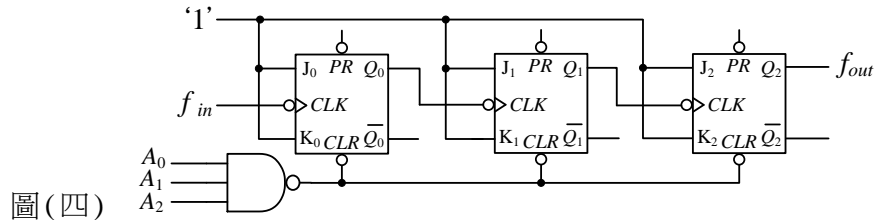
- (A) 11011
(B) 10101
(C) 00000
(D) 11111



圖(三) CLOCK

8. 小明必須設計一個邏輯電路，目標是將時脈信號的頻率從 10 MHz (f_{in}) 除頻為 2 MHz (f_{out})。圖(四)所示為小明應用非同步計數器所設計的除頻器電路，其中， Q_2 為最高位元(MSB)，而 Q_0 為最低位元(LSB)，但 NAND 閘的輸入信號 $A_2 A_1 A_0$ 與正反器輸出信號 $Q_2 Q_1 Q_0$ 有尚未完成的連接關係。假設所有正反器的 $PR=1$ ，試問此電路中 $A_2 A_1 A_0$ 與 $Q_2 Q_1 Q_0$ 之連接關係式為何？

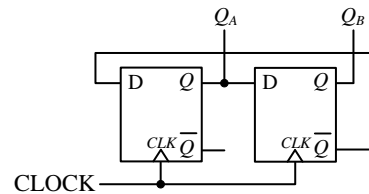
- (A) $A_2 A_1 A_0 = \overline{Q_2} Q_1 Q_0$
 (B) $A_2 A_1 A_0 = Q_2 \overline{Q_1} \overline{Q_0}$
 (C) $A_2 A_1 A_0 = Q_2 \overline{Q_1} Q_0$
 (D) $A_2 A_1 A_0 = Q_2 Q_1 \overline{Q_0}$



圖(四)

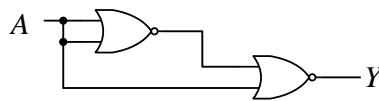
9. 如圖(五)所示之計數器，其時脈 CLOCK 輸入頻率為 60 Hz 的方波(準位 '1' 的時間佔週期 50%)，請問 Q_A 的輸出信號頻率為何？在每個週期輸出信號中，準位 '1' 的時間所佔之百分比又為何？

- (A) 頻率為 20 Hz，準位為 '1' 的時間佔一個週期的 25%
 (B) 頻率為 15 Hz，準位為 '1' 的時間佔一個週期的 50%
 (C) 頻率為 15 Hz，準位為 '1' 的時間佔一個週期的 25%
 (D) 頻率為 30 Hz，準位為 '1' 的時間佔一個週期的 66%



圖(五)

10. 如圖(六)所示，假設圖內兩個邏輯閘的延遲時間皆為 T_d ，請問下列敘述何者正確？
- (A) 當 A 輸入一個由高準位轉為低準位的脈波，則 Y 會輸出一個寬度為 T_d 的高準位脈波，而後維持低準位
 (B) 當 A 輸入一個由低準位轉為高準位的脈波，則 Y 輸出一個寬度為 T_d 的高準位脈波，而後維持低準位
 (C) 當 A 輸入一個由高準位轉為低準位的脈波，則 Y 在延遲 2 個 T_d 時間後，產生一個脈波上升正緣，並維持寬度為 T_d 的高準位脈波，而後維持低準位
 (D) 當 A 輸入一個由低準位轉為高準位的脈波，則 Y 在延遲 2 個 T_d 時間後，產生一個脈波上升正緣，並維持寬度為 T_d 的高準位脈波，而後維持低準位

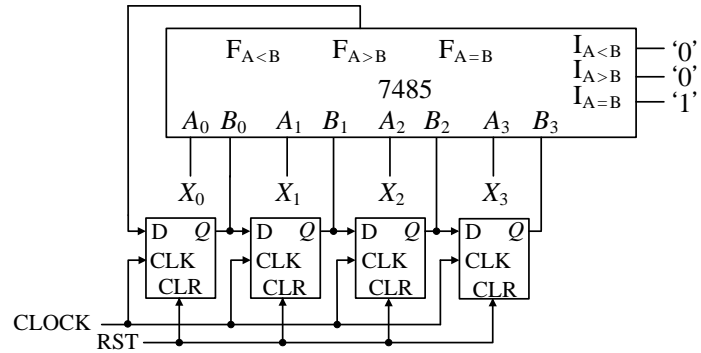


圖(六)

第二部份：數位邏輯實習(第 11 至 20 題，每題 2.5 分，共 25 分)

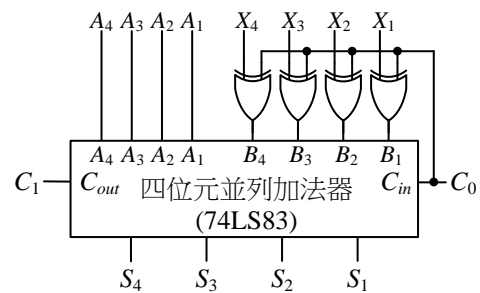
11. 針對儀器設備使用不當所引起的電器火災，應如何妥善處置？
- (A) 切斷電源後，必須使用特種金屬化學乾粉撲滅
 (B) 切斷電源前，必須使用泡沫滅火器
 (C) 切斷電源前，可使用泡沫滅火器
 (D) 切斷電源後，才可使用水撲滅
12. 關於常用的實驗儀器特性與使用方法之敘述，下列何者錯誤？
- (A) 三用電表 ACV 檔所量測得到的電壓值為均方根值
 (B) 示波器可以提供任意頻率的時脈信號
 (C) 邏輯探測棒是用來測試數位電路中某一測試點的邏輯準位
 (D) 若函數波形產生器的信號峰值衰減鈕選擇 -40 dB 時，則輸出信號的振幅衰減為原有振幅的 1/100

13. 在“只使用一顆邏輯 IC”的條件下，下列何者可以實現兩個獨立的雙輸入互斥或閘？
 (A) 一顆內含 6 個反閘的 7404 (B) 一顆內含 4 個或閘的 7432
 (C) 一顆內含 4 個反互斥或閘的 74266 (D) 一顆內含 4 個反或閘的 7402
14. 如圖(七)中的環狀計數器，一開始由 RST 信號重置計數器，重置之後 RST 維持低準位，接到 B 之 D 型正反器輸出皆為 0。若 X 表示為 7485 的 A 輸入，同時 X_3 為最高位元，且 A_3 與 B_3 亦為最高位元，請問下列敘述何者正確？



圖(七)

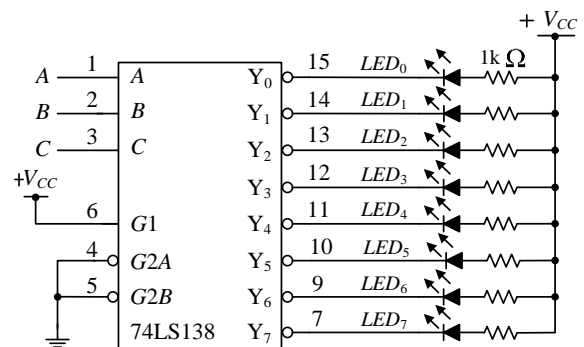
- (A) 若 $X=9$ ，經過五個時脈週期後，7485 的輸入 $B=7$
 (B) 若 $X=5$ ，經過四個時脈週期後，7485 的輸入 $B=7$
 (C) 若 $X=9$ ，經過四個時脈週期後，7485 的輸入 $B=14$
 (D) 若 $X=5$ ，經過四個時脈週期後，7485 的輸入 $B=14$
15. 4 位元的加法器 IC 74LS83，其輸入接腳有“加數”與“被加數”外，還有“前級進位”位元；輸出接腳有“和”與“進位”位元，請問一顆 74LS83 全部的接腳數目為何？
 (A) 20 (B) 18 (C) 16 (D) 14
16. 圖(八)所示為利用四位元並列加法器所設計的邏輯電路，其中，輸入信號為 $A_4 A_3 A_2 A_1$ 、 $X_4 X_3 X_2 X_1$ 和前級進位輸入 C_0 ，相加後產生的輸出信號為 $S_4 S_3 S_2 S_1$ 與進位輸出 C_1 。試問當 $C_0=1$ 時，且輸入信號 $A_4 A_3 A_2 A_1=0100$ 和 $X_4 X_3 X_2 X_1=0111$ ，則進位輸出 C_1 與輸出信號 $S_4 S_3 S_2 S_1$ 為何？



圖(八)

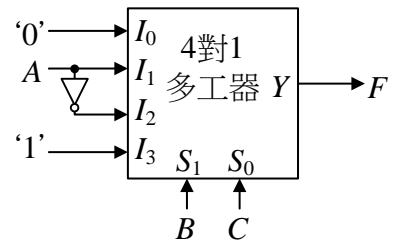
17. 圖(九)所示為利用 74LS138 解碼器所設計的一個邏輯電路，其中，輸入信號為 CBA ， C 表示最高位元 (MSB)， A 則表示最低位元 (LSB)；而以輸出信號 $Y_0 Y_1 Y_2 Y_3 Y_4 Y_5 Y_6 Y_7$ 來控制 $LED_0 \dots LED_7$ 之亮滅狀態，則下列敘述何者錯誤？

- (A) 74LS138 為 3 對 8 的解碼器 IC
 (B) 當此解碼器某個接腳輸出為低準位時，所對應的 LED 將為亮的狀態
 (C) 當 $CBA=000$ 時，則輸出端僅 LED_0 為亮的狀態
 (D) 當 $CBA=111$ 時，則輸出端 8 個 LED 均為亮的狀態



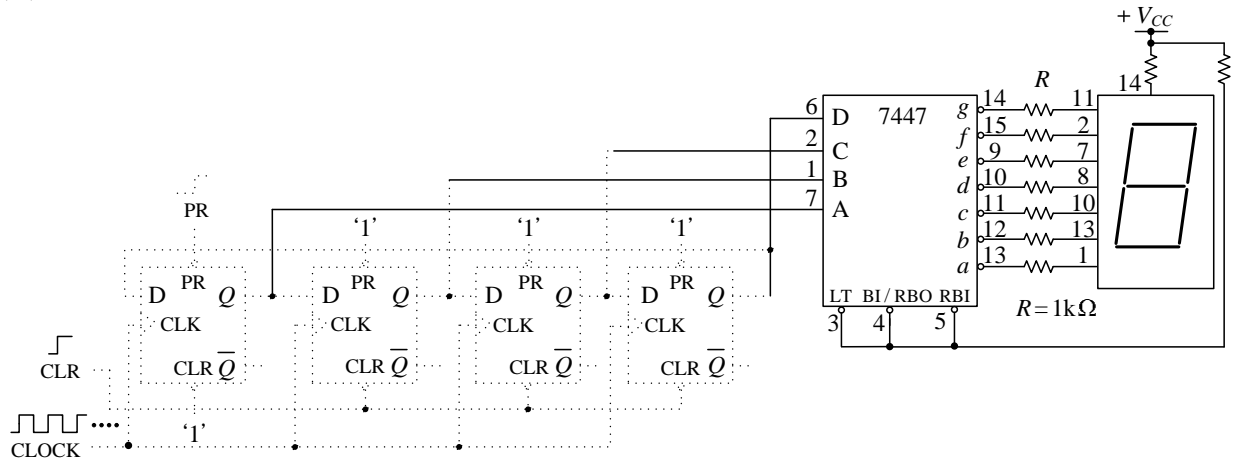
圖(九)

18. 圖(十)所示為利用 4 對 1 多工器所設計的邏輯電路，其中，輸入信號為 ABC ，試求輸出布林函數 F ？
- (A) $F = \overline{AB} + AC$
 (B) $F = \overline{AB} + BC$
 (C) $F = \overline{ABC} + \overline{AB} + \overline{BC}$
 (D) $F = AB + AC + BC$



圖(十)

19. 某邏輯電路的輸出布林函數： $F = \overline{A+B+C+D}$ ，若想只使用雙輸入的 NOR 閘來實現此函數 F ，則至少要用幾個雙輸入的 NOR 閘？
- (A) 6 (B) 5 (C) 4 (D) 3
20. 如圖(十一)所示，該電路為使用 D 型正反器與 7447 IC 設計之邏輯電路，接腳信號如圖所示，在 CLR 信號由 0 轉換為 1 後，再將 PR 信號由 0 轉換為 1，請問共陽七段顯示器顯示的數字變化過程為何？
- (A) $1 \rightarrow 2 \rightarrow 4 \rightarrow 8 \rightarrow 1 \rightarrow 2 \rightarrow 4 \rightarrow 8 \rightarrow \dots$
 (B) $0 \rightarrow 1 \rightarrow 2 \rightarrow 4 \rightarrow 8 \rightarrow 0 \rightarrow 1 \rightarrow 2 \rightarrow 4 \rightarrow 8 \rightarrow \dots$
 (C) $2 \rightarrow 4 \rightarrow 6 \rightarrow 8 \rightarrow 2 \rightarrow 4 \rightarrow 6 \rightarrow 8 \rightarrow \dots$
 (D) $1 \rightarrow 2 \rightarrow 3 \rightarrow 4 \rightarrow 5 \rightarrow 6 \rightarrow 7 \rightarrow 1 \rightarrow 2 \rightarrow 3 \rightarrow \dots$



圖(十一)

第三部份：電子學實習(第 21 至 30 題，每題 2.5 分，共 25 分)

21. 以下是一段關於判斷一顆 PN 二極體 1N4001 是否為良品之操作步驟的敘述：
- 「首先，將一臺指針型三用電表切到歐姆檔，然後以此三用電表之測試棒 A 和測試棒 B 分別接到另一臺直流電壓表的正極和負極。若此直流電壓表之電壓指針顯示為正電壓，則表示測試棒 A 端為三用電表內電動勢之 ① 極。接著，取一顆待測 PN 二極體，以三用電表之測試棒 A 接此 PN 二極體之 ② 極，測試棒 B 接此 PN 二極體之 ③ 極，此時三用電表指針發生大幅順向偏轉；最後，以此三用電表之測試棒 A 接此 PN 二極體之 ④ 極，測試棒 B 接此 PN 二極體之 ⑤ 極，此時三用電表指針不偏轉。由以上操作結果，基本上我們可以判定此 PN 二極體為良品的可能性極高。」
- 此段文字敘述中編號 ① 到編號 ⑤ 依序應填入的文字為以下哪一組？
- (A) 負、陽、陰、陰、陽 (B) 負、陰、陽、陽、陰
 (C) 正、陰、陽、陽、陰 (D) 正、陽、陰、陰、陽

22. 已知一 NPN 型電晶體之三支接腳分別為接腳 1、接腳 2 和接腳 3，其中已知接腳 1 為基極 (Base)，先以單手之手指捏住其中兩支接腳，且不讓三支接腳直接短路，最後將指針型三用電表切至歐姆檔之 $R \times 1 K$ 或 $R \times 100$ (黑棒：輸出正電壓)。下列判斷電晶體接腳的敘述何者正確？
- (A) 若同時捏住接腳 1 和接腳 2，用黑棒接在接腳 2，紅棒接在接腳 3，指針發生順時針偏轉，可判斷接腳 2 為集極 (Collector)，接腳 3 為射極 (Emitter)
 - (B) 若同時捏住接腳 2 和接腳 3，用黑棒接在接腳 3，紅棒接在接腳 1，指針發生順時針偏轉，可判斷接腳 2 為集極 (Collector)，接腳 3 為射極 (Emitter)
 - (C) 若同時捏住接腳 1 和接腳 3，用黑棒接在接腳 3，紅棒接在接腳 2，指針發生逆時針偏轉，可判斷接腳 2 為集極 (Collector)，接腳 3 為射極 (Emitter)
 - (D) 若同時捏住接腳 1 和接腳 3，用黑棒接在接腳 1，紅棒接在接腳 3，指針發生逆時針偏轉，可判斷接腳 2 為集極 (Collector)，接腳 3 為射極 (Emitter)

23. 如圖 (十二) 所示之電晶體共射極 (Common Emitter) 組態的放大器電路中，於輸入端輸入一弦波電壓信號 v_i ，以示波器觀察輸出信號 v_o ，發現輸出信號之正半週波形嚴重失真，但輸出信號之負半週波形堪稱正常且不易目視出有失真的現象。關於導致此失真現象的因素，下列哪一項推測較為合理？

- (A) R_B 之電阻值太小
- (B) 流進基極 (Base) 之偏壓電流 I_B 太大
- (C) 電晶體之直流電流增益 β 值太小
- (D) 直流偏壓點之集極 (Collector) 對射極 (Emitter) 的電壓 V_{CE} 太低

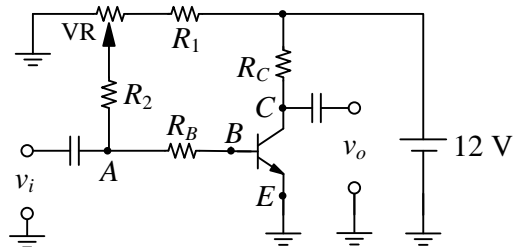


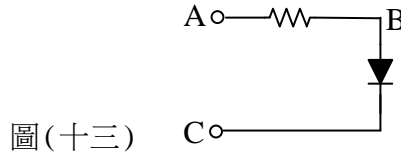
圖 (十二)

24. 在雙載子 (BJT) 電晶體單級放大器中，常見三種基本電路架構 (共射極、共集極、共基極)。若定義功率增益為輸出功率對輸入功率之比值，以下哪一種電路架構之輸出電壓與輸入電壓相位差約 180° ，且具有最大之功率增益？
- (A) 共基極放大器
 - (B) 共集極放大器
 - (C) 共射極放大器
 - (D) 三種基本電路架構之功率增益大小與相位差均一樣
25. 使用雙載子電晶體 (BJT) 設計之串級放大電路架構中，前後級之間信號傳遞有 RC 耦合、直接耦合、變壓器耦合等三種可能方式，下列敘述何者錯誤？
- (A) RC 耦合放大電路：各級間之耦合電容對直流信號有阻隔作用，各放大級間之直流偏壓不會互相影響
 - (B) RC 耦合放大電路：各級間之耦合電容會影響低頻信號之電壓增益
 - (C) 直接耦合放大電路：前一級輸出信號直接送至下一級輸入端，沒有耦合電容影響，電路元件值有誤差時偏壓點不易受影響，電路穩定度較好
 - (D) 變壓器耦合放大電路：各級之間以變壓器作為連接，直流功率損失較小，較容易藉由調整變壓器匝數比來達成阻抗匹配
26. 小華擬使用指針型三用電表來判別某一接面型場效電晶體 (JFET) 2SK30A 之接腳。首先，他將三用電表切至歐姆檔區 ($R \times 10 \Omega$)，在量測其接腳 1 和接腳 2 間之電阻值與接腳 1 和接腳 3 間之電阻值時，發現均呈現低電阻狀態。若小華將原有探棒對調之後再重覆前述量測步驟，卻發現均呈現高電阻狀態。小華即判斷接腳 1 與另外兩支接腳 2 與 3 之間為單向導通，則接腳 1 應為
- (A) 源極 (Source)
 - (B) 閘極 (Gate)
 - (C) 汲極 (Drain)
 - (D) 射極 (Emitter)

27. 於如圖(十三)所示電路，我們擬以示波器之 X-Y 模式觀察 PN 二極體 1N4001 之特性。首先，將節點 A 和節點 C 間以信號產生器輸入適當的弦波電壓信號，後續示波器 CH1 與 CH2 探棒的接法，有以下幾種可能性：

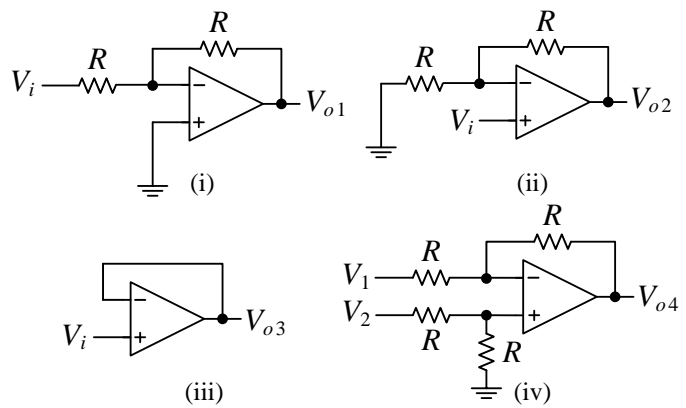
- 甲、CH1 之正端與負端分別接至節點 A 與 B；CH2 之正端與負端分別接至節點 A 與 B。
 - 乙、CH1 之正端與負端分別接至節點 A 與 B；CH2 之正端與負端分別接至節點 C 與 B。
 - 丙、CH1 之正端與負端分別接至節點 C 與 B；CH2 之正端與負端分別接至節點 A 與 B。
 - 丁、CH1 之正端與負端分別接至節點 A 與 B；CH2 之正端與負端分別接至節點 B 與 C。
- 請問上述四項敘述中，合理或可行的敘述為哪幾項？

- (A) 甲、丁
- (B) 乙、丙
- (C) 甲、乙、丙
- (D) 甲、丙



28. 如圖(十四)所示，為使用運算放大器(OPA)之四個不同應用電路。假設運算放大器均為理想，則下列敘述何者錯誤？

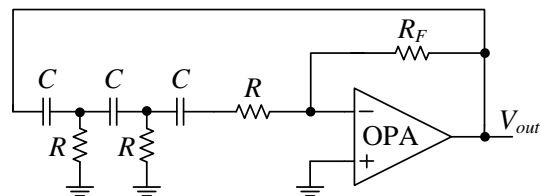
- (A) 圖(i)中 $V_{o1} = -V_i$
- (B) 圖(ii)中 $V_{o2} = 2V_i$
- (C) 圖(iii)中 $V_{o3} = V_i$
- (D) 圖(iv)中 $V_{o4} = V_1 - V_2$



圖(十四)

29. 如圖(十五)所示為結合三級 RC 相移與運算放大器(OPA)之振盪電路。若希望藉由調整電阻 R、電容 C 與電阻 R_F 之元件值來降低此振盪電路之輸出頻率，則下列元件值調整的組合，何者最有可能達成目標？

- (A) R 調大、 R_F 調大
- (B) C 調小、 R_F 調大
- (C) C 調小、 R_F 調小
- (D) R 調小、 R_F 調小



圖(十五)

30. 關於金氧半場效電晶體(MOSFET)放大電路常見之三種基本架構，包含：

- 共源極(Common Source)、共汲極(Common Drain)、共閘極(Common Gate)，則下列敘述何者正確？
- (A) 共源極放大電路中，輸入電壓信號經由閘極送入，輸出電壓信號經由汲極取出，且輸出與輸入電壓信號必定會同相位
- (B) 共閘極放大電路中，輸出與輸入電壓信號之相位接近，且具有較低之輸入阻抗
- (C) 共汲極放大電路中，具有低輸入阻抗，且電壓增益大於 1
- (D) 共汲極放大電路中，具有高輸入阻抗與低輸出阻抗，可適用於阻抗匹配之應用，且輸出電壓信號與輸入電壓信號相位差約 180° 。

第四部份：計算機概論(第 31 至 40 題，每題 2.5 分，共 25 分)

31. 一般我們的手機上使用或者是下載的 APP，所謂的 APP 所代表的意思是：

- (A) Automation(自動化)
- (B) Apple(蘋果公司)
- (C) Application(應用軟體)
- (D) Apparatus(裝置)

32. 一般傳統硬碟的轉速高低與緩衝區 (Buffer) 大小是影響硬碟存取效能的重要因素，下列對於緩衝區的描述何者正確？
- (A) 緩衝區是用來減緩硬碟受到外力震盪的區域
 - (B) 緩衝區是用來記錄硬碟中壞軌的區域
 - (C) 緩衝區是用來存放常用資料的一個暫時性記憶體區域
 - (D) 緩衝區是用來記錄開機磁區的記憶體區域
33. 一般在桌上型個人電腦主機板上面的主記憶體 (Main Memory ， MM) ， 大多是使用動態記憶體 (DRAM) 而不用靜態記憶體 (SRAM) ， 這主要是因為：
- (A) 一般 DRAM 比 SRAM 還省電
 - (B) 可以善用 DRAM 記憶體需要更新 (Refresh) 的特性
 - (C) DRAM 晶片密度較大，所以相同單位面積的晶片內可以有比較大的記憶體儲存空間
 - (D) 為了讓關機的時候資料可繼續保存在 DRAM 中
34. 一般我們在通訊設備或元件使用手冊上看到的 TX / RX 標示，通常這是表示什麼功能？
- (A) TX / RX 表示傳送與接收
 - (B) TX / RX 表示速度高與低
 - (C) TX 表示信號已經接到，RX 表示警戒
 - (D) TX 表示電源錯誤，RX 表示信號錯誤
35. 在 Windows 作業系統中，開啟以 htm 為副檔名的 HTML (HyperText Markup Language) 程式，所看到的“資料格式”是一種：
- (A) 點陣圖檔 (Bitmap File)
 - (B) 文字檔 (Text File)
 - (C) 壓縮檔 (Compressed File)
 - (D) 加密檔 (Encrypted File)
36. 下列關於網際網路位址的表示方式之敘述，下列何者正確？
- (A) IPv4 位址用 6 組 4 位元的數字來表示，這些數字彼此會用「 . 」隔開
 - (B) IPv6 位址用 4 組 6 位元的數字來表示，這些數字彼此會用「 : 」隔開
 - (C) IPv6 位址用 6 個 8 位元的數字來表示，這些數字彼此會用「 : 」隔開
 - (D) IPv4 位址用 4 個 8 位元的數字來表示，這些數字彼此會用「 . 」隔開
37. 下列關於開放式系統互連 (Open System Interconnection ， OSI) 參考模型的描述，何者錯誤？
- (A) 該模型是由 ISO 組織制定，是一個用來規範不同電腦系統之間進行通訊的原則
 - (B) 該模型中的傳輸層 (Transport Layer) 負責工作包含「決定封包傳送的最佳傳輸路徑」
 - (C) 該模型中的資料連結層 (Data Link Layer) 負責工作包含「錯誤偵測及更正」
 - (D) 該模型中的實體層 (Physical Layer) 相對應的設備包含有中繼器 (Repeater) 、 集線器 (Hub)
38. 下列通訊網路相關的標準中，何者常被歸類為無線區域網路 (WLAN) ？
- (A) RS 485
 - (B) RS 232
 - (C) IEEE 802.11
 - (D) IEEE 802.3
39. 下列關於雲端運算以及服務的敘述，何者不適當？
- (A) 雲端運算是一種分散式運算技術的運用，由多部伺服器進行運算和分析
 - (B) Gmail 是由 Google 公司提供的一種郵件服務，它會自動將網際網路中的郵件快速儲存到個人電腦中，以提供使用者離線 (Off-line) 瀏覽所有郵件內容
 - (C) 雲端服務可以提供一些便利的服務，這些服務包含多人可以透過瀏覽器同時進行文書編輯工作
 - (D) 使用智慧型手機在臉書上發佈多媒體訊息時，會使用到雲端服務
40. 下列關於資訊安全的敘述，何者正確？
- (A) 某網站網址 (URL) 若以 https 開頭，表示該網站主要以 SET 作為安全機制，會將使用者的資料加密
 - (B) FTP 為一種電子安全交易的標準，可以提供網路線上刷卡交易時的保障
 - (C) 六種創用 CC 授權條款中，都包含有姓名標示 (Attribution) 要素
 - (D) 一般文字檔 (*.txt) 容易感染電腦蠕蟲 (Worm)

【以下空白】